PROBATOIRE F3 SESSION 2005

Première Partie : Technologie

1. Faire une étude comparative du transistor bipolaire et du transistor **MOS** (fonctionnement, avantages, inconvénients).
2. Citer 5 paramètres permettant de choisir une diode à jonction.
3. donner la différence fondamentale entre un circuit logique combinatoire et circuit séquentiel.
4. Donner la signification des abréviations suivantes : **TTL** ; **CMOS** ; **MOS** ; **HCMOS**.
5. Tracer la forme d'onde de sortie du circuit logique ''**ET**'' de la figure ci-dessous :

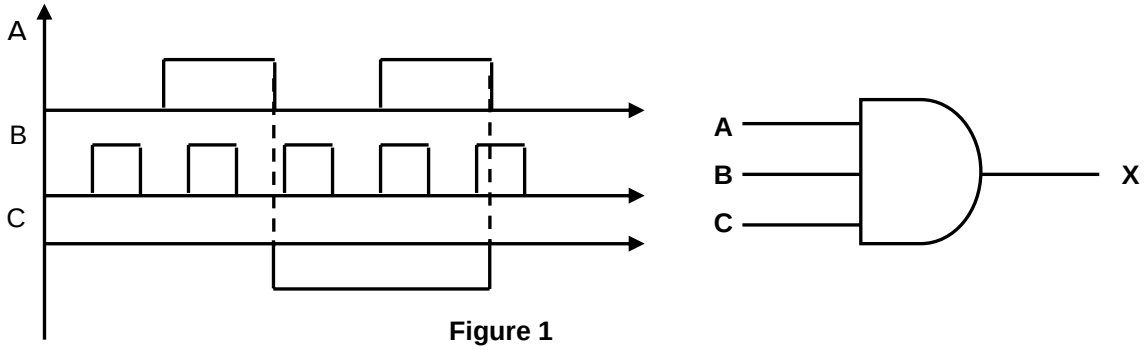


Figure 1

On suppose que l'entrée **A** est court-circuitée à la masse par inadvertance (**A = 0**). Tracer la forme d'onde de sortie résultante.

Deuxième Partie : Circuit analogique

Exercice 1 :

On considère le montage de la figure2 ci-dessous, dans lequel **D** est une diode idéale.

EPREUVESEXAMENS

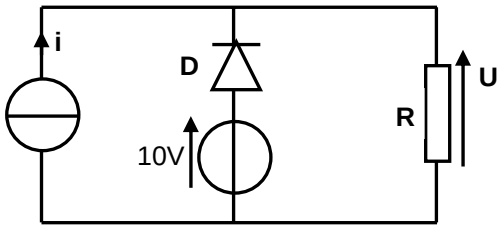


Figure2

1. Pour **R** = 4Ω, calculer la tension U et préciser le courant débité par l'électromoteur dans les deux cas suivants :
   a) **i** = 3A
   b) **i** = 1A
2. On donne **i** = 2A. déterminer la résistance **R** pour :
   a) **U** = 10V
   b) **U** = 14V

Exercice 2 : Courant variable

Une tension **u** = 3,75$\sqrt{2}$ .Sin(1000t) est appliquée au dipôle **AB** de la figure ci-dessous

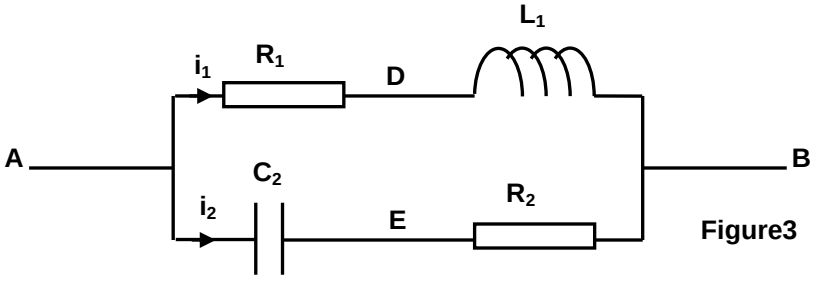


Figure3

www.africespacenet.com

Les 4 éléments du montage ont pour valeurs : $\mathbf{R_1} = \mathbf{R_2} = 300\Omega$; $\mathbf{L_1}$ =0,225H ; $\mathbf{C_2}$ = 2,5µF
Calculer les valeurs numériques complexes des grandeurs suivantes :

1. Impédance de la branche {$\mathbf{R_1}$, $\mathbf{L_1}$}
2. impédance de la branche {$\mathbf{C_2}$, $\mathbf{R_2}$}
3. Intensité du courant $\mathbf{i_1}$
4. Intensité du courant $\mathbf{i_2}$
5. Les tensions partielles $\mathbf{v_{AD}}$; $\mathbf{v_{DB}}$; $\mathbf{v_{AE}}$;$\mathbf{v_{EB}}$
6. La tension $\mathbf{v_{DE}}$

Exercice 3 : Transistor bipolaire en régime statique et en régime de commutation.

On considère le montage de la figure4 ci-dessous

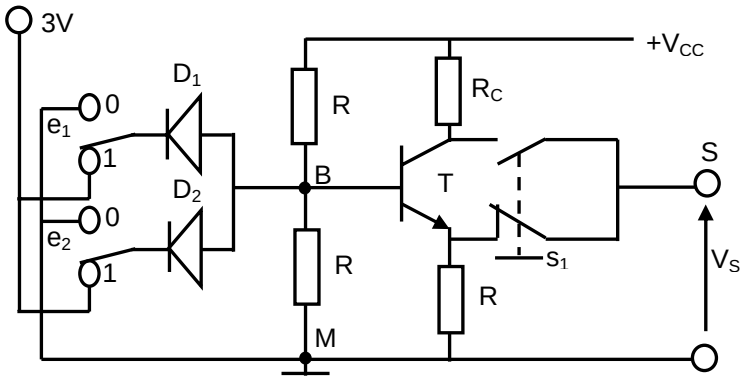


Figure4

Le transistor **T** est au silicium ($\mathbf{V_{BE}}$ = 0,7) et présente des caractéristiques rectilignes.
Les éléments du montage ont des valeurs suivantes :
$\mathbf{R_E}$ = 150Ω ; $\mathbf{R_A}$ = 3kΩ ; $\mathbf{R_C}$ = 1,5kΩ ; $\mathbf{V_{CC}}$ = 12V ; $\mathbf{I_C}$ = 4,95mA ; β = 99

EPREUVESEXAMENS

I – **Etude en régime statique**

1. Calculer les courants $\mathbf{I_B}$ et $\mathbf{I_E}$.
2. Donner la valeur de la tension $\mathbf{V_{BM}}$.
3. Déterminer la valeur de $\mathbf{R_B}$.
4. calculer la tension $\mathbf{V_{CE}}$.

II – **Etude en commutation**

Les diodes $\mathbf{D_1}$ et $\mathbf{D_2}$ sont supposées idéales et les tensions $\mathbf{V_{CE}}$ et $\mathbf{V_{BM}}$ sont telles que :
$\mathbf{V_{CE}}$ = 3,825 V et $\mathbf{V_{BM}}$ = 1,5V.
La masse du système est au potentiel 0. Les autres données de la partie I, restent inchangées.

1. Analyser le fonctionnement de l'ensemble en complétant les tableaux suivants :
   - Sans action sur $\mathbf{S_1}$

e_1 (V)	e_2 (V)	V_{BM}(V)	V_S (V)
0	0		
0	3		
3	0		
3	3		

- Avec action sur $\mathbf{S_1}$

www.africespacenet.com

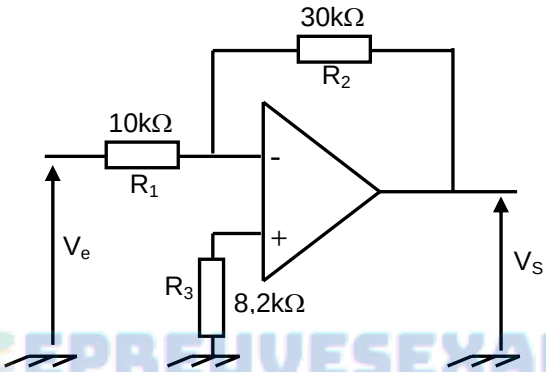
e_1 (V)	e_2 (V)	V_{BM}(V)	V_S (V)
0	0		
0	3		
3	0		
3	3		

2. Comment peut-on savoir qu'une diode du montage est détruite ?
3. Le transistor **T** est simplement retiré du montage.
   Indiquer les valeurs que prendra la tension de sortie $\mathbf{V_S}$ dans les cas suivants :
   - **S** est actionné ;
   - **S** n'est pas actionné.

Les entrées $\mathbf{e_1}$ et $\mathbf{e_2}$ ont-elles une influence sur la valeur de $\mathbf{V_S}$?
4. Donner une application de ce montage.

Exercice 4 : Amplificateur opérationnel

L'amplificateur opérationnel de la figure 5 est idéal.



EPREUVESEXAMENS

Figure5

1. Identifier le montage de la figure 5.
2. Calculer la valeur du gain **G** = $\frac{Vs}{Ve}$
3. $\mathbf{V_e}$ est une tension sinusoïdale d'expression $\mathbf{V_e}$ = 0,7Sin $\left(100\pi t + \frac{\pi}{2}\right)$

Donner l'expression de $\mathbf{V_S}$ sous la forme : $\mathbf{V_S} = \mathbf{V}\ \mathbf{sin}\left(100\pi t + \Psi\right)$ où **V** et ψ sont à déterminer.
4. Tracer dans un même repère les chronogrammes de $\mathbf{V_e}$ et $\mathbf{V_S}$;

Troisième partie : Circuit numérique

Exercice 5 :

On considère le schéma de principe du multiplexeur à 2 entrées de la figure 6

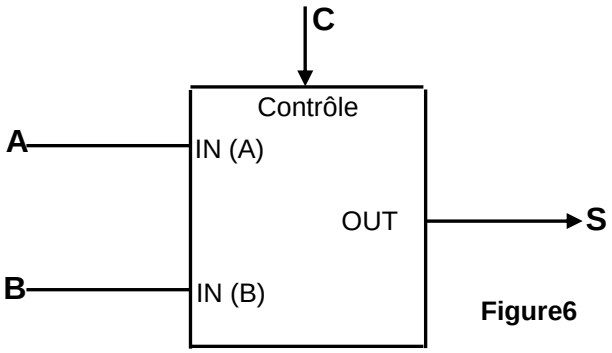


Figure6

Le circuit fonctionne de façon suivante :

- si l'entrée de contrôle **C** est au niveau logique 0, le niveau logique de la sortie **S** est identique à celui de l'entrée **A**, et ce peu importe le niveau logique de l'entrée **B** ;
- si l'entrée de contrôle est au niveau logique 1, le niveau de la sortie est identique à celui de l'entrée **B**, et ce peu importe le niveau logique de l'entrée **A**.

Donner la table de vérité du multiplexeur
Ecrire l'équation de la sortie **S**
Simplifier si possible, l'équation obtenue
Tracer le logigramme représentant le circuit interne du multiplexeur

Exercice 6 : Addition de nombres binaires

On veut réaliser un système effectuant l'addition de 2 nombre binaires **A** et **B** de un bit chacun et générant en sa sortie le résultat S_0 et la retenue C_0.

1. Compléter ci-dessous la table de vérité du système.

A	B	S_0	C_0
0	0		
0	1		
1	0		
1	1		

2. Ecrire les équations logiques des sorties S_0 et C_0.
3. Tracer le logigramme représentant le circuit interne de cet additionneur.

EPREUVESEXAMENS